

CLIPPEDIMAGE= JP405113574A

PAT-NO: JP405113574A

DOCUMENT-IDENTIFIER: JP 05113574 A

TITLE: MATRIX TYPE DISPLAY DEVICE

PUBN-DATE: May 7, 1993

INVENTOR-INFORMATION:

NAME

KOSAKA, MASAHIRO

ONO, KIKUO

INOUE, KOICHI

ASSIGNEE-INFORMATION:

NAME

HITACHI LTD

COUNTRY

N/A

APPL-NO: JP03274330

APPL-DATE: October 22, 1991

INT-CL (IPC): G02F001/1345;G02F001/136 ;H01L027/12
;H01L029/784

US-CL-CURRENT: 438/322

ABSTRACT:

PURPOSE: To provide a display device whose display panel can be easily inspected and tested even in the case that the device is a chip-on glass packaging system display device.

CONSTITUTION: The electrode wire groups of the panel are concentrically arranged on the lower surface of the mounting part of a semiconductor chip 21 and connected by a member 50 whose conductivity is changed by light or heat. When the panel is inspected or tested, the electrode wire groups are made to be electrically conductive by being irradiated with the light

or the heat. Then,
when such electrical conduction is interrupted thereafter,
they are easily
mutually insulated.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-113574

(43)公開日 平成5年(1993)5月7日

(51)Int.Cl ⁵	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F 1/1345		9018-2K		
	1/136	5 0 0	9018-2K	
H 0 1 L 27/12		A 8728-4M		
29/784			9056-4M	H 0 1 L 29/ 78 3 1 1 A
				審査請求 未請求 請求項の数8(全 6 頁)

(21)出願番号 特願平3-274330

(22)出願日 平成3年(1991)10月22日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 ▲高▼坂 雅博

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(72)発明者 小野 記久雄

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(72)発明者 井上 廣一

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

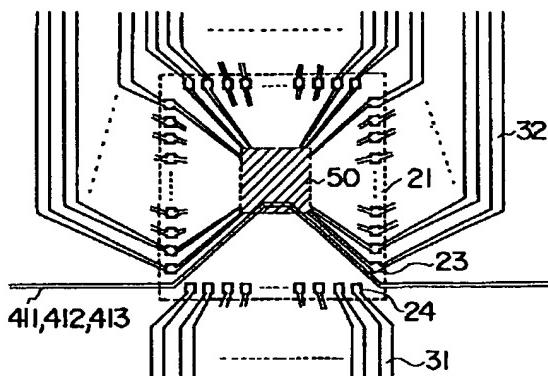
(74)代理人 弁理士 鶴沼 辰之

(54)【発明の名称】 マトリクス表示装置

(57)【要約】

【目的】 チップオンガラス実装方式の表示装置であっても、容易に表示パネルの検査及びテストができる表示装置を提供すること。

【構成】 半導体チップ21の搭載部の下面にパネルの電極線群を集中的に配置し、光又は熱で導電率が変化する部材50で接続する。パネルの検査及びテスト時には、光又は熱を照射して、これらを電気的に導通せしめ、パネルの検査及びテストを行う。この後、これらを遮断すれば、容易に相互に絶縁ができる。



21:駆動用ICチップ

24:入力側電極端子部

23:出力側電極端子部

31:入力側電極線

32:出力側電極線

50:光導電層(a-Si)

411～413:電極線

1

【特許請求の範囲】

【請求項1】 基板面に複数の行及び列電極線群を有し、該電極線群の端子に半導体チップの電極端子が直接実装されて該半導体チップの出力により表示されるマトリクス表示装置において、前記電極線群端子は延長され前記半導体チップの下面に集中して配置され、該電極線群は前記半導体チップの下面で物理量に反応して導電率が変化する部材で接続されたことを特徴とするマトリクス表示装置。

【請求項2】 請求項1において、物理量に反応して導電率が変化する部材は、光に反応して導電率が変化する部材であることを特徴とするマトリクス表示装置。

【請求項3】 請求項2において、光に反応して導電率が変化する部材は、アモルファスシリコンであることを特徴とするマトリクス表示装置。

【請求項4】 請求項1において、物理量に反応して導電率が変化する部材は、熱に反応して導電率が変化する部材であることを特徴とするマトリクス表示装置。

【請求項5】 請求項2において、熱に反応して導電率が変化する部材は、サーミスタであることを特徴とするマトリクス表示装置。

【請求項6】 基板面に複数の行及び列電極線群を有し、該電極線群の端子に半導体チップの電極端子が直接実装されて該半導体チップの出力により表示されるマトリクス表示装置において、前記電極線群端子は延長され前記半導体チップの下面に集中して配置され、該電極線群は前記半導体チップの下面で電子スイッチにより接続されたことを特徴とするマトリクス表示装置。

【請求項7】 基板面に複数の行及び列電極線群を有し、該電極線群の端子に半導体チップの電極端子が直接実装されて該半導体チップの出力により表示されるマトリクス表示装置において、前記半導体チップの下面にMOSFET（金属一酸化物一半導体電界効果トランジスタ）が形成され、前記電極線群端子が延長されて該電極線群が前記MOSFETのドレイン又はソース電極として接続され、前記MOSFETよりゲート電極が引出されたことを特徴とするマトリクス表示装置。

【請求項8】 基板面に複数の行及び列電極線群を有し、該電極線群の端子に半導体チップの電極端子が直接実装されて、該半導体チップの出力により表示されるマトリクス表示装置において、前記電極線群端子は前記半導体チップの下面に延長されると共に、少なくとも該半導体チップの面積より小さい部分に集中して結線された後、該集中結線部が切断されて電気的に非導通とされたことを特徴とするマトリクス表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、マトリクス表示装置に係り、特に複数の半導体チップを基板上に直接接続して駆動するマトリクス表示装置に関する。

2

【0002】

【従来の技術】行側と列側電極より電圧を印加して、その相互作用により表示を行う、いわゆるマトリクス表示装置には、液晶ディスプレイ、エレクトロルミッセンスディスプレイ、アラズマディスプレイなどがある。本発明の実施例及び従来例では、ガラス基板上に半導体チップを直接実装してなるチップオンガラス（COG）で実装した薄膜トランジスタ（TFT）方式の液晶ディスプレイの例で説明する。

【0003】図3は、TFT液晶ディスプレイの組立て前のガラス基板を示したものである。図3において、10は電極線及びTFTを形成するガラス基板で、その上下方向にはドレン電極線Du、D1が、また左右方向にゲート電極線Gが塗布されている。これらのドレン電極線Du、D1及びゲート電極線G間に、図4の等価回路に示した薄膜トランジスタ（TFT）が形成される。そして、このガラス基板10に適当な配向処理を行った後、この基板10と、全面に透明電極を塗布した対向基板11の間に液晶が封入される。

【0004】図4で、Cは対向基板の電極、破線部は液晶層LCである。TFT液晶ディスプレイは、ゲート電極線Gと、ドレン電極線Du、D1間に電圧を印加し、液晶層LCを励起することで表示を行う。TFT液晶ディスプレイでは、ドレン電極線Du、D1及びゲート電極線Gが微細パターンでかつ、多層で配線されているため、これらの線間の短絡チェックやTFTの特性を安定化するためエーリングなどの検査やテストを行うことは、表示装置の歩留まり向上や、コストの低減をする上で重要な工程である。

【0005】そこで、TFT液晶ディスプレイでは、図3の斜線部で示すように、ガラス基板の上下及び側面に、ドレン電極線Du、D1及びゲート電極線Gを共通に接続した電極15を設けている。そして、これらの電極15により、上記した検査及びテストの後、基板10をA-A'、B-B'、C-C'線で切断してから、ディスプレイを組み立てる。

【0006】これを、チップオンガラス実装で実現するためのTFT液晶ディスプレイの構成例を、図5に示す。21は半導体チップを示す。また、このチップ21の搭載部付近の電極パターンを図6に示す。図6において、半導体チップ21の電極端子と液晶パネルに塗布された電極は、P部で接続され、液晶パネル端部から印加される制御信号により駆動される。

【0007】

【発明が解決しようとする課題】しかし、図5及び図6で示した従来の電極構成では、上記した検査及びテストに対する配慮がされていない。すなわち、半導体チップ21を搭載前の段階でこれを行なうためには、例えば図6の斜線部41を、導電性部材で各電極を共通に接続して行い、このあとこの導電性部材を除去するという方法が

3

考えられるが、この方法を実施した場合は、パネルを汚染する原因にもなり、現実的には、上記した検査及びテストが困難である、という欠点がある。

【0008】本発明の目的は、チップオンガラス実装方式の表示装置であっても、容易に表示パネルの検査及びテストができるマトリクス表示装置を提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するためには、半導体チップ搭載部の下面にパネル電極線を集中的に配置し、これらをパネルの検査及びテスト時にのみ電気的に導通せしめ、この後、容易にこれらを相互に絶縁できるようにしたものである。

【0010】すなわち本発明は、基板面に複数の行及び列電極線群を有し、該電極線群の端子に半導体チップの電極端子が直接実装されて該半導体チップの出力により表示されるマトリクス表示装置において、前記電極線群端子は延長され前記半導体チップの下面に集中して配置され、該電極線群は前記半導体チップの下面で物理量に反応して導電率が変化する部材で接続されたことを特徴とするものである。

【0011】前記マトリクス表示装置において、物理量に反応して導電率が変化する部材は、光に反応して導電率が変化する部材、特に、アモルファスシリコンであるものがよい。また、物理量に反応して導電率が変化する部材は、熱に反応して導電率が変化する部材、特に、サーミスターであるものがよい。

【0012】また本発明は、基板面に複数の行及び列電極線群を有し、該電極線群の端子に半導体チップの電極端子が直接実装されて該半導体チップの出力により表示されるマトリクス表示装置において、前記電極線群端子は延長され前記半導体チップの下面に集中して配置され、該電極線群は前記半導体チップの下面で電子スイッチにより接続されたことを特徴とするものである。

【0013】また本発明は、基板面に複数の行及び列電極線群を有し、該電極線群の端子に半導体チップの電極端子が直接実装されて該半導体チップの出力により表示されるマトリクス表示装置において、前記半導体チップの下面にMOSFET（金属一酸化物一半導体電界効果トランジスタ）が形成され、前記電極線群端子が延長されて該電極線群が前記MOSFETのドレイン又はソース電極として接続され、前記MOSFETよりゲート電極が引出されたことを特徴とするものである。

【0014】また本発明は、基板面に複数の行及び列電極線群を有し、該電極線群の端子に半導体チップの電極端子が直接実装されて、該半導体チップの出力により表示されるマトリクス表示装置において、前記電極線群端子は前記半導体チップの下面に延長されるとともに、少なくとも該半導体チップの面積より小さい部分に集中して結線された後、該集中結線部が切断されて電気的に非

4

導通とされたものである。

【0015】

【作用】半導体チップの電極端子に接続する表示パネルの電極線を延長して、チップ搭載部の下面に配線する。そして、これらは例えば光の照射により抵抗率が低下する感光体物質によって接続され、さらにこれと接続した引出し電極端子を出しておく。検査及びテスト時には、光照射により表示パネルの電極線を、電気的に互いに導通状態にし、この電極端子を使用して、上記した検査を行う。検査済後は、チップ搭載により感光体部は遮光されるため、表示パネルの電極間は互いに非導通となり、ディスプレイとして通常の動作が保たれる。この感光体物質の代わりには、例えば、温度により抵抗率が変化して、導通及び非導通が得られるものであっても良い。さらに、チップ搭載部の下面に配線した電極を、微小な一点に集中して電気的に接続し、上記検査及びテスト終了後に、機械的にもしくはレーザなどで切断される構造を探っても良い。

【0016】

【実施例】図1は、チップオンガラス実装したTFT液晶ディスプレイの、ICチップ近傍の電極配置を示した本発明の一実施例図である。表示パネルは、図5に示したTFT液晶ディスプレイと同じ構成のものとし、また、ICチップの配置も同じものとする。さらに、ここでは、ゲート電極線、ドレン電極線とともに同一の駆動用ICチップで駆動できるものとする。

【0017】図1において、21は駆動用ICチップで、フェースダウンで入力側電極端子部24及び出力側電極端子部23で接続される。31は、制御用の入力側電極線、32は出力側電極線である。出力側電極線32は、表示パネルのゲート信号線G及び上下のドレン信号線Du, D1である。この出力側電極線32は、出力側電極端子部23を通って、ICチップ下面の中央部に集中配線され、これらは、例えばアモルファスシリコン(a-Si)で形成された光導電層50に接続する。このa-Si光導電層50からは、他のICとの接続又は引出し電極用としての電極線411、412、413が引き出されている。

【0018】図2は、図1の断面図である。ICチップ21の電極端子部26と出力側電極32は、ICチップの突起部25に塗布した導電ペースト27などを介して接続される。突起部25の高さは、10~20μm程度であり、チップの能動領域には、絶縁膜29が形成されている。図に示したように、出力側電極32は、ICチップ21の下面に入り込み、a-Si光導電層50と接続する。光導電層50の厚さは、1~2μm以下で形成できるので、チップの能動領域と光導電層50が接触することはない。この光導電層50は、表示パネルのTFTがa-Si半導体なら、これと同時に形成することも50可能である。

【0019】本発明の目的である表示パネルの検査及びテストを行うには、引出し電極411、412、413を使用すれば良い。図7は、本発明による表示パネルの電極構成である。411は、上ドレイン電極駆動用IC下面に形成した引出し電極、412は、下ドレイン電極駆動用IC下面に形成した引出し電極、及び413は、ゲート電極駆動用IC下面に形成した引出し電極である。他の符号は、図5と同じである。図7において、検査及びテストを行う場合には、上記した光導電層部50に電気的に導通するに十分な光を照射し、光導電層部50を導通状態にして検査する。

【0020】ドレイン電極間の短絡チェックは、引出し電極411、412間の抵抗測定により、また、ゲート電極とドレイン電極間の短絡チェックは、引出し電極413と引出し電極411、または引出し電極412間の抵抗測定により行う。また、製造工程時の静電気破壊を防止するためには、引出し電極411、412、413をすべて短絡して、一定の電位に保つておけば良い。さらに、表示部のTFTの特性安定化には、引出し電極411、412を短絡し、これと引出し電極413間に電圧を印加することにより達成することができる。

【0021】上記検査及びテストの終了後は、光の照射を止め、前記図2を用いて説明した方法により、ICチップ21を電極パターンに合せ、表示パネルに搭載する。これにより、ICチップ21は遮光の役目をするので、光導電層50は非導通になるため、正常な表示動作が確保される。一方、液晶ディスプレイの光源が、ICチップ21の能動領域面側にある場合もあるが、これは遮光シートなどにより容易に遮光できるので、本発明の効果を限定するものではない。

【0022】上記、第一の実施例では、駆動用IC下面の材料を光導電体としたが、温度により導通、非導通を呈するサーミスタなどの感熱材料であっても良い。この場合には、この材料に熱を加える点が異なるだけで、表示パネルの電極構成、検査及びテスト方法などについては、第一の実施例とまったく同じである。

【0023】図8及び図9は、前記感光体、感熱体部の代わりに電子スイッチである半導体スイッチ素子を用いた場合の実施例である。図8はその平面図、図9は断面構造図を示す。図8において、52が半導体スイッチ素子部であり、この部分は例えば図9に示す構造で基板10上に形成される。すなわち、表示パネルに形成されるTFTとまったく同じ構造であり、ゲート電極(Cr)、絶縁膜(SiN)、活性層(i)、オーミック層(n+)、及びソース、ドレイン電極から成る。このうち、ソース、ドレイン電極は、表示パネルのドレイン電極線及びゲート電極線32そのものである。したがって、図9中に示した結線図で、ゲート電極から、ソース、ドレイン電極間を導通するに十分な電圧Vgを印加すれば、表示パネルのドレイン電極線及びゲート電極線

32は相互に短絡され、上記した検査及びテストが可能になる。検査及びテスト終了後は、ゲート電圧Vgを0にすれば、表示パネルのドレイン電極線及びゲート電極線32は互いに非導通になる。本実施例では、電圧を印加するだけなので、前記第1、第2の実施例のような光源、熱源などの設備が不要になるという効果がある。

【0024】図10は、他の実施例である。本実施例では、電極線群32を中央の微小点電極51に集中結線したものである。また、引出し電極線411、412、413もこの微細部に接続されている。これらは、このままの状態で電気的に導通しているので、検査工程において、光、熱などは不要である。検査及びテストの方法は、前記第一の実施例とまったく同じである。本実施例では、検査終了後に電極線32を相互に絶縁する必要があるので、これは電極間を微小点電極51で接続しているため、レーザなどにより容易に切断できる。この切断方法は機械的な切欠きなどによるものであっても良い。

【0025】上記した実施例では、TFT液晶ディスプレイについて説明したが、これに限定するものではなく、本発明は、チップオンガラス実装方式で、上下交互電極引出しの単純マトリクス液晶ディスプレイパネルの電極間短絡検査などにも応用できることは、図7から容易に類推できる。更に本発明は、図11に示すような、上下に2分割した液晶ディスプレイパネルのLu、Ll電極間の短絡検査などにも応用できることは言うまでもない。

【0026】

【発明の効果】本発明によれば、チップオンガラス実装方式表示パネルの電極検査及びテストが容易にできるので、表示パネルの歩留まりが向上し、ディスプレイのコストが安価になるという効果がある。

【0027】また、TFTディスプレイパネルにおいては、製造時の静電気破壊防止対策ができると共に、TFTの特性向上に寄与することができる。

【図面の簡単な説明】

【図1】本発明に係る電極配線の一実施例を示す平面図である。

【図2】図1の実施例の接続部分の断面図である。

【図3】TFT液晶パネル検査の従来方法の説明図である。

【図4】TFT液晶パネル画素部の等価回路図である。

【図5】チップオンガラス実装TFT液晶パネルの構成図である。

【図6】チップオンガラス実装電極配線の従来例の平面図である。

【図7】本発明に係るTFT液晶パネルの検査及びテスト方法の説明図である。

【図8】本発明の他の実施例を示す平面図である。

【図9】図9の実施例の断面図である。

【図10】本発明の他の実施例を示す平面図である。

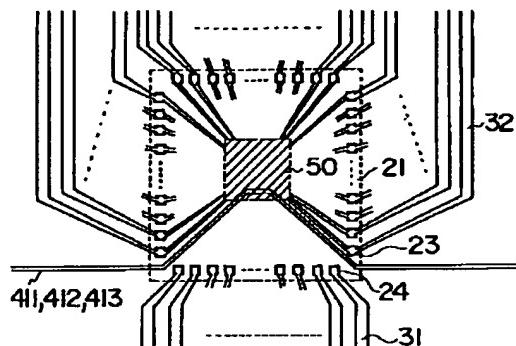
【図1】本発明に係る電極配線の他のディスプレイの実施例を示す平面図である。

【符号の説明】

- 21 ICチップ
- 32 ドレイン、ゲート電極線
- 50 感光体（又は感熱体）

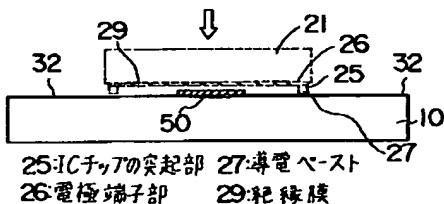
- 51 微小点電極
- 52 半導体スイッチ素子
- 411 引出し電極
- 412 引出し電極
- 413 引出し電極

【図1】



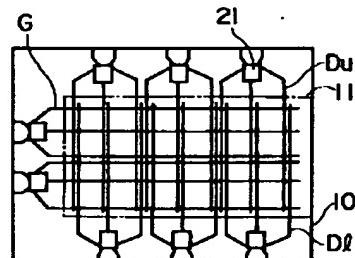
- 21:駆動用ICチップ
- 24:入力側電極端子部
- 23:出力側電極端子部
- 31:入力側電極線
- 32:出力側電極線
- 50:光導電層(a-Si)
- 411~413:電極線

【図2】



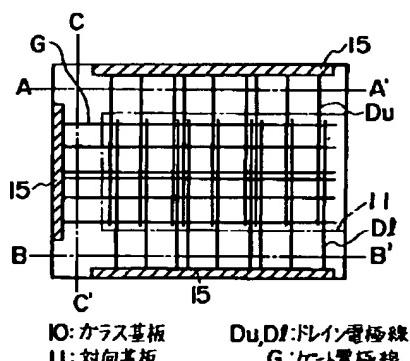
- 25:ICチップの突起部
- 27:導電ペースト
- 26:電極端子部
- 29:紀錄膜

【図5】



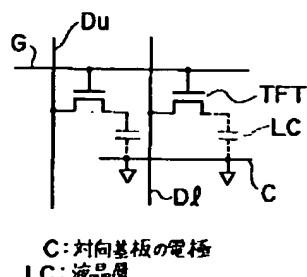
21:半導体チップ

【図3】



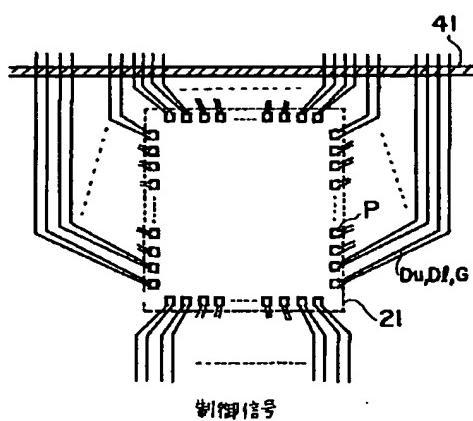
- I0:ガラス基板
- II:対向基板
- I5:電極
- Du,Dl:ドレイン電極線
- G:ゲート電極線

【図4】

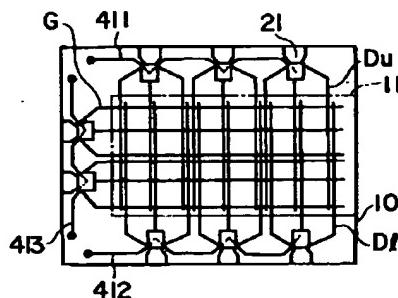


- C:対向基板の電極
- LC:液晶層

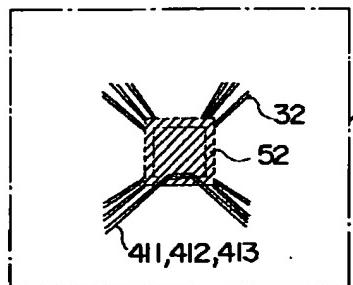
【図6】



【図7】

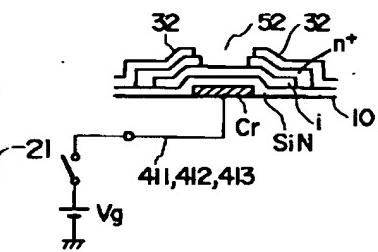


【図8】

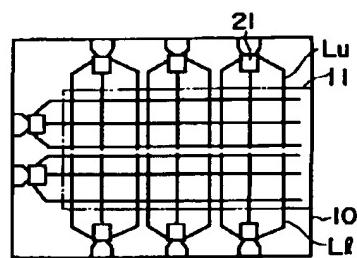


52:半導体活性化素子部

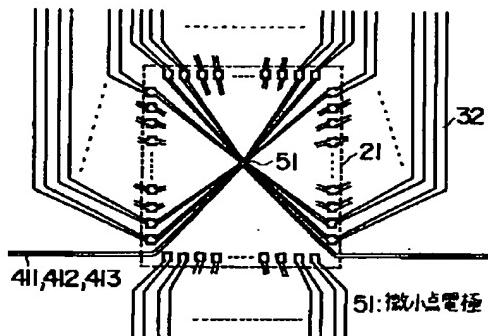
【図9】



【図11】



【図10】



51:微小電極